

<b>KARTA OPISU MODUŁU KSZTAŁCENIA</b>		
Nazwa modułu/przedmiotu <b>Design of Systems with FPGA</b>		Kod <b>1010802131010842923</b>
Kierunek studiów <b>Electronics and Telecommunications</b>	Profil kształcenia (ogólnoakademicki, praktyczny) <b>ogólnoakademicki</b>	Rok / Semestr <b>2 / 3</b>
Ścieżka obieralności/specjalność <b>Information and Communication</b>	Przedmiot oferowany w języku: <b>angielski</b>	Kurs (obligatoryjny/obieralny) <b>obieralny</b>
Stopień studiów: <b>II stopień</b>	Forma studiów (stacjonarna/niestacjonarna) <b>stacjonarna</b>	
Godziny Wykłady: <b>1</b> Ćwiczenia: <b>-</b> Laboratoria: <b>2</b> Projekty/seminaria: <b>-</b>		Liczba punktów <b>2</b>
Status przedmiotu w programie studiów (podstawowy, kierunkowy, inny) (ogólnouczelniany, z innego kierunku) <b>kierunkowy z danego kierunku</b>		
Obszar(y) kształcenia i dziedzina(y) nauki i sztuki <b>nauki techniczne</b> <b>nauki techniczne</b>		Podział ECTS (liczba i %) <b>2 100%</b> <b>2 100%</b>
<b>Odpowiedzialny za przedmiot / wykładowca:</b> dr inż. Adam Łuczak email: aluczak@multimedia.edu.pl tel. +48 6653840 Wydział Elektroniki i Telekomunikacji ul. Piotrowo 3A 60-965 Poznań		
<b>Wymagania wstępne w zakresie wiedzy, umiejętności, kompetencji społecznych:</b>		
<b>1</b>	<b>Wiedza:</b>	<ol style="list-style-type: none"> <li>Ma podstawową wiedzę o trendach rozwojowych w zakresie układów programowalnych.</li> <li>Posiada wiedzę wystarczającą do projektowania wyspecjalizowanych układów cyfrowych do zastosowania w układach programowalnych.</li> <li>Zna zasadę działania podstawowych interfejsów komunikacyjnych.</li> <li>Zna zasady projektowania podstawowych elementów układów cyfrowych (automaty, potoki).</li> <li>Posiada ogólną wiedzę z zakresu teorii informacji.</li> </ol>
<b>2</b>	<b>Umiejętności:</b>	<ol style="list-style-type: none"> <li>Potrafi pozyskiwać dane z literatury i innych źródeł, potrafi integrować uzyskane informacje, dokonywać ich interpretacji, a także formułować i uzasadniać opinie.</li> <li>Potrafi opisać elementy układu cyfrowego w postaci modułu języka Verilog.</li> <li>Potrafi testować i weryfikować poprawność działania układu cyfrowego. - [K_U15]</li> <li>Potrafi wykorzystać poznane techniki projektowe do zaprojektowania układu cyfrowego. - [K_U05]</li> <li>Posiada umiejętność korzystania z nowoczesnych narzędzi wspomaganie projektowania i syntezy układów cyfrowych dla platformy układów FPGA. - [K_U012]</li> </ol>
<b>3</b>	<b>Kompetencje społeczne</b>	<ol style="list-style-type: none"> <li>Jest otwarty na możliwości ciągłego dokształcania się i rozumie konieczność podnoszenia kompetencji zawodowych.</li> <li>Ma podstawową wiedzę niezbędną do rozumienia pozatechnicznych uwarunkowań działalności inżynierskiej; zna podstawowe zasady bezpieczeństwa i higieny pracy.</li> <li>Ma poczucie odpowiedzialności za zaprojektowane systemy elektroniczne i telekomunikacyjne.</li> </ol>
<b>Cel przedmiotu:</b> Poszerzenie wiedzy o układach programowalnych FPGA, Zapoznanie z hybrydowymi układy programowalnymi (procesor ARM + matryca FPGA). Poznanie budowy i sposobów projektowania systemów SoC (System-on-Chip). Rozszerzenie wiedzy o języku Verilog oraz wprowadzenie do SystemVerilog: zaawansowane metody symulacji, kompilacji i syntezy układów, przykładowe realizacje wybranych algorytmów. Realizacja projektów na układach FPGA firmy XILINX i LATTICE		
<b>Efekty kształcenia i odniesienie do kierunkowych efektów kształcenia</b>		
<b>Wiedza:</b>		
<ol style="list-style-type: none"> <li>Ma podstawową wiedzę o hybrydowych układach programowalnych - [K2_W01,K2_W02]</li> <li>Posiada wiedzę o budowie i sposobie projektowani systemów SoC dla układów FPGA. - [K2_W01,K2_W02]</li> <li>Zna zasadę działania szybkich interfejsów komunikacyjnych (HD-SDI,SATA,PCI-E). - [K2_W01,K2_W02]</li> </ol>		
<b>Umiejętności:</b>		

1. Potrafi pozyskiwać dane z literatury i innych źródeł, potrafi integrować uzyskane informacje, dokonywać ich interpretacji, a także formułować i uzasadniać opinie. - [K2_U01,K2_U02]
2. Potrafi opisać złożony układ cyfrowy w postaci hierarchii modułów języka Verilog. - [K2_U04,K2_U05,K2_U18]
3. Potrafi poprawnie określić parametry interfejsu pomiędzy dwoma domenami częstotliwościowymi. - [K2_U04]
<b>Kompetencje społeczne:</b>
1. Jest otwarty na możliwości ciągłego dokształcania się i rozumie konieczność podnoszenia kompetencji zawodowych. - [K2_K04]
2. Ma podstawową wiedzę niezbędną do rozumienia pozatechnicznych uwarunkowań działalności inżynierskiej; zna podstawowe zasady bezpieczeństwa i higieny pracy. - [K2_K05,K2_K06]
3. Ma poczucie odpowiedzialności za zaprojektowane systemy elektroniczne i telekomunikacyjne. - [K2_K05,K2_K06]

**Sposoby sprawdzenia efektów kształcenia**

Egzamin pisemny (pytania testowe) lub ustny.  
 Raporty (Sprawozdanie) z jednolitych tematycznie bloków ćwiczeń laboratoryjnych oraz pisemne sprawdzenie przygotowanie do zajęć.

**Treści programowe**

? ? Rozwój i trendy w układach FPGA na przykładzie najnowszych układów programowalnych FPGA firmy XILINX ? układy Artix-7, Kintex-7, Virtex-7, nowe technologie: ?Stacked Silicon Interconnect Technology?, ?Multi-Gigabit Serial I/O?.

? Hybrydowe układy programowalne FPGA ? (procesor ARM + matryca programowalna).

? Domeny częstotliwościowe ? problem przekazywania danych pomiędzy domenami, rekomendacje przemysłowe, synchronizacja układów, interfejs źródłowo-synchroniczny.

? Szybkie interfejsy we/wy ?wykorzystanie modułów gigabitowych GTP, GTX, GTH w standardach HD-SDI, SATA, PCI-E, oraz układów SerDes w standardach HDMI, FlatLink.

? Systemy w układzie (SoC).

? Języki programowania ? Verilog, VHDL, SystemVerilog, SystemC, SystemVerilog. Zasady dobrego programowania, listing samo opisujący.

? Metody i narzędzia symulacji i syntezy projektów na układy FPGA ? generowanie plików EDIF, partycjonowanie projektu, język skryptowy TCL.

? Przykłady efektywnej realizacji wybranych algorytmów (przekształcenie DCT, konwersja przestrzeni barw RGB>YUV, pierwiastkowanie, mnożenie zespolone, operacje zmiennoprzecinkowe), dla układów FPGA.

**Literatura podstawowa:**

1. Węgrzyn M., Barkalov A., ?Design of Control Units with Programmable Logic?. Zielona Góra 2006.
2. Skahill K., ?Język VHDL?, WNT, Warszawa 2001

**Literatura uzupełniająca:**

1. Woods R. McAllister J., Yi Y. Lightbody G. ?FPGA-based Implementation of Signal Processing Systems?, Wiley, 2008.
2. Palnitkar S., ?Verilog HDL (2nd Edition)?, Prentice Hall Professional, 3 mar 2003,
3. Kilts S., ?Advanced FPGA DESIGN?, Wiley 2007.

**Bilans nakładu pracy przeciętnego studenta**

Czynność	Czas (godz.)
1. Wykłady	15
2. Laboratorium	30
3. Przygotowanie do ćwiczeń laboratoryjnych	15
4. Przygotowanie do zaliczenia	10
5. Konsultacje z wykładowcami	3
6. Zaliczenie przedmiotu	2

**Obciążenie pracą studenta**

forma aktywności	godzin	ECTS
Łączny nakład pracy	75	2
Zajęcia wymagające bezpośredniego kontaktu z nauczycielem	50	1
Zajęcia o charakterze praktycznym	45	1